

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B1)

(11) 特許番号

特許第5826977号
(P5826977)

(45) 発行日 平成27年12月2日(2015. 12. 2)

(24) 登録日 平成27年10月23日(2015. 10. 23)

(51) Int.Cl.		F I	
H04N	5/225	(2006.01)	H04N 5/225 F
H03F	1/56	(2006.01)	H03F 1/56
A61B	1/00	(2006.01)	A61B 1/00

請求項の数 6 (全 16 頁)

(21) 出願番号 特願2015-531379 (P2015-531379)
 (86) (22) 出願日 平成27年3月9日(2015. 3. 9)
 (86) 国際出願番号 PCT/JP2015/056833
 審査請求日 平成27年6月19日(2015. 6. 19)
 (31) 優先権主張番号 特願2014-168510 (P2014-168510)
 (32) 優先日 平成26年8月21日(2014. 8. 21)
 (33) 優先権主張国 日本国(JP)

早期審査対象出願

(73) 特許権者 000000376
 オリンパス株式会社
 東京都渋谷区幡ヶ谷2丁目43番2号
 (74) 代理人 100089118
 弁理士 酒井 宏明
 (72) 発明者 足立 理
 東京都渋谷区幡ヶ谷2丁目43番2号 オ
 リンパス株式会社内

審査官 榎 一

最終頁に続く

(54) 【発明の名称】 撮像装置、内視鏡、内視鏡システムおよび撮像装置の駆動方法

(57) 【特許請求の範囲】

【請求項 1】

二次元マトリクス状に配置され、外部から光を受光し、受光量に応じた撮像信号を生成して出力する複数の画素を有する撮像素子と、

前記撮像素子に接続され、前記撮像信号を伝播する伝送ケーブルと、

前記伝送ケーブルの終端に設けられ、抵抗値を変更可能な交流終端抵抗と抵抗値を変更可能な直流終端抵抗とを有し、前記直流終端抵抗と前記交流終端抵抗との合成抵抗値が一定な終端抵抗と、

前記撮像素子が前記撮像信号を出力していないブランキング期間における前記直流終端抵抗の抵抗値を、前記撮像素子が前記撮像信号を出力する通常動作期間における抵抗値より高くする制御を行う制御部と、

を備えたことを特徴とする撮像装置。

【請求項 2】

前記制御部は、外部から前記撮像信号の増幅を指示する指示信号が入力された場合、前記直流終端抵抗の抵抗値を、前記通常動作期間における抵抗値より高くする制御を行うことを特徴とする請求項 1 に記載の撮像装置。

【請求項 3】

前記制御部は、

前記指示信号が入力された場合における前記直流終端抵抗の抵抗値より前記ブランキング期間における前記直流終端抵抗の抵抗値を高くする制御を行うことを特徴とする請求項

10

20

2 に記載の撮像装置。

【請求項 4】

請求項 1 に記載の撮像装置を備えることを特徴とする内視鏡。

【請求項 5】

請求項 4 に記載の内視鏡と、
前記撮像信号を画像信号に変換する処理装置と、
を備えたことを特徴とする内視鏡システム。

【請求項 6】

二次元マトリクス状に配置され、外部から光を受光し、受光量に応じた撮像信号を生成して出力する複数の画素を有する撮像素子と、前記撮像素子に接続され、前記撮像信号を伝播する伝送ケーブルと、前記伝送ケーブルの終端に、抵抗値を変更可能な交流終端抵抗と抵抗値を変更可能な直流終端抵抗とがそれぞれ並列に設けられ、前記直流終端抵抗と前記交流終端抵抗との合成抵抗値が一定な終端抵抗と、を備えた撮像装置の駆動方法であって、

10

前記撮像素子が前記撮像信号を出力していないブランキング期間における前記直流終端抵抗の抵抗値を、前記撮像素子が前記撮像信号を出力する通常動作期間における抵抗値より高くする制御を行うことを特徴とする撮像装置の駆動方法。

【発明の詳細な説明】

【技術分野】

【0001】

20

本発明は、被写体を撮像して該被写体の画像データを生成する撮像装置、内視鏡、内視鏡システムおよび撮像装置の駆動方法に関する。

【背景技術】

【0002】

従来、CCD (Charge Coupled Device) や CMOS (Complementary Metal Oxide Semiconductor) 等の撮像素子を備えた内視鏡において、撮像素子からプロセッサへ信号伝送する伝送ケーブルのインピーダンスのマッチングを行うことによって、伝送ケーブルのばらつきを補償する技術が知られている (特許文献 1 参照)。この技術では、撮像素子の信号電圧をソースフォロワ回路等の増幅回路を介して外部へ出力するとともに、撮像素子の信号を伝送する伝送ケーブルの終端に可変抵抗を設け、この可変抵抗の抵抗値を変化させながら伝送ケーブルのインピーダンスをマッチングさせる。

30

【先行技術文献】

【特許文献】

【0003】

【特許文献 1】国際公開第 2012/020709 号

【発明の概要】

【発明が解決しようとする課題】

【0004】

しかしながら、上述した特許文献 1 では、ソースフォロワ回路によって伝送ケーブルの終端抵抗の負荷を駆動しているので、撮像信号を伝送しないブランキング期間であっても、伝送ケーブルに電流が流れてしまい、消費電力が大きくなるという問題点があった。

40

【0005】

本発明は、上記に鑑みてなされたものであって、消費電力を抑制することができる撮像装置、内視鏡、内視鏡システムおよび撮像装置の駆動方法を提供することを目的とする。

【課題を解決するための手段】

【0006】

上述した課題を解決し、目的を達成するために、本発明に係る撮像装置は、二次元マトリクス状に配置され、外部から光を受光し、受光量に応じた撮像信号を生成して出力する複数の画素を有する撮像素子と、前記撮像素子に接続され、前記撮像信号を伝播する伝送ケーブルと、前記伝送ケーブルの終端に設けられ、抵抗値を変更可能な交流終端抵抗と抵

50

抗値を変更可能な直流終端抵抗とを有し、前記直流終端抵抗と前記交流終端抵抗との合成抵抗値が一定な終端抵抗と、前記撮像素子が前記撮像信号を出力していないブランキング期間における前記直流終端抵抗の抵抗値を、前記撮像素子が前記撮像信号を出力する通常動作期間における抵抗値より高くする制御を行う制御部と、を備えたことを特徴とする。

【0007】

また、本発明に係る撮像装置は、上記発明において、前記制御部は、外部から前記撮像信号の増幅を指示する指示信号が入力された場合、前記直流終端抵抗の抵抗値を、前記通常動作期間における抵抗値より高くする制御を行うことを特徴とする。

【0008】

また、本発明に係る撮像装置は、上記発明において、前記制御部は、前記指示信号が入力された場合における前記直流終端抵抗の抵抗値より前記ブランキング期間における前記交流終端抵抗の抵抗値を高くする制御を行うことを特徴とする。

【0009】

また、本発明に係る内視鏡は、上記の撮像装置を備えることを特徴とする。

【0010】

また、本発明に係る内視鏡システムは、上記の内視鏡と、前記撮像信号を画像信号に変換する処理装置と、を備えたことを特徴とする。

【0011】

また、本発明に係る撮像装置の駆動方法は、二次元マトリクス状に配置され、外部から光を受光し、受光量に応じた撮像信号を生成して出力する複数の画素を有する撮像素子と、前記撮像素子に接続され、前記撮像信号を伝播する伝送ケーブルと、前記伝送ケーブルの終端に、抵抗値を変更可能な交流終端抵抗と抵抗値を変更可能な直流終端抵抗とがそれぞれ並列に設けられ、前記直流終端抵抗と前記交流終端抵抗との合成抵抗値が一定な終端抵抗と、を備えた撮像装置の駆動方法であって、前記撮像素子が前記撮像信号を出力していないブランキング期間における前記直流終端抵抗の抵抗値を、前記撮像素子が前記撮像信号を出力する通常動作期間における抵抗値より高くする制御を行うことを特徴とする。

【発明の効果】

【0012】

本発明によれば、消費電力を抑制することができるという効果を奏する。

【図面の簡単な説明】

【0013】

【図1】図1は、本発明の実施の形態1に係る内視鏡システムの全体構成を模式的に示す図である。

【図2】図2は、本発明の実施の形態1に係る内視鏡システムの要部の機能を示すブロック図である。

【図3】図3は、図2に示す第2チップの詳細な構成およびコネクタ部の要部の構成を示す回路図である。

【図4】図4は、図3に示すDC終端抵抗の第1スイッチとAC終端抵抗の第2スイッチそれぞれの駆動タイミングおよびDC終端抵抗とAC終端抵抗それぞれの合成抵抗値に関するテーブルを示す図である。

【図5】図5は、本発明の実施の形態1に係る内視鏡が実行する処理の概要を示すフローチャートである。

【図6】図6は、本発明の実施の形態2に係る内視鏡の第2チップの詳細な構成およびコネクタ部の要部の構成を示す回路図である。

【図7】図7は、図6に示すDC終端抵抗の第1スイッチ、第3スイッチとAC終端抵抗の第2スイッチ、第4スイッチそれぞれの駆動タイミングおよびDC終端抵抗とAC終端抵抗それぞれの合成抵抗値に関するテーブルを示す図である。

【図8】図8は、本発明の実施の形態2に係る内視鏡が実行する処理の概要を示すフローチャートである。

【図9】図9は、本発明の実施の形態3に係る内視鏡の第2チップの詳細な構成およびコ

10

20

30

40

50

ネクタ部の要部の構成を示す回路図である。

【図１０】図１０は、本発明の実施の形態１～３の変形例に係る内視鏡システムの要部の機能を示すブロック図である。

【発明を実施するための形態】

【００１４】

以下、本発明を実施するための形態（以下、「実施の形態」という）として、撮像装置を備えた内視鏡システムについて説明する。また、この実施の形態により、本発明が限定されるものではない。さらに、図面の記載において、同一の部分には同一の符号を付している。さらにまた、図面は、模式的なものであり、各部材の厚みと幅との関係、各部材の比率等は、現実と異なることに留意する必要がある。また、図面の相互間においても、互

10

【００１５】

（実施の形態１）

〔内視鏡システムの構成〕

図１は、本発明の実施の形態１に係る内視鏡システムの全体構成を模式的に示す図である。図１に示す内視鏡システム１は、内視鏡２（撮像装置）と、伝送ケーブル３と、コネクタ部５と、プロセッサ６（処理装置）と、表示装置７と、光源装置８と、入力部９と、を備える。

【００１６】

内視鏡２は、伝送ケーブル３の一部である挿入部１００を被検体の体腔内に挿入することによって被検体の体内画像を撮像して撮像信号（画像データ）をプロセッサ６へ出力する。また、内視鏡２は、伝送ケーブル３の一端側であり、被検体の体腔内に挿入される挿入部１００の先端１０１側に、体内画像の撮像を行う撮像部２０（撮像装置）が設けられ、挿入部１００の基端１０２側に、内視鏡２に対する各種操作を受け付ける操作部４が接続される。撮像部２０は、伝送ケーブル３により、操作部４を介してコネクタ部５に接続される。撮像部２０が撮像した画像の撮像信号は、例えば、数ｍの長さを有する伝送ケーブル３を通り、コネクタ部５に出力される。なお、本実施の形態では、内視鏡２が撮像装置として機能する。

20

【００１７】

伝送ケーブル３は、内視鏡２とコネクタ部５とを接続するとともに、内視鏡２と光源装置８とを接続する。また、伝送ケーブル３は、撮像部２０が生成した撮像信号をコネクタ部５に伝播する。

30

【００１８】

コネクタ部５は、内視鏡２、プロセッサ６および光源装置８に接続され、接続された内視鏡２が出力する撮像信号に所定の信号処理を施すとともに、撮像信号をアナログデジタル変換（Ａ／Ｄ変換）して画像信号としてプロセッサ６へ出力する。

【００１９】

プロセッサ６は、コネクタ部５から出力される画像信号に所定の画像処理を施すとともに、内視鏡システム１全体を統括的に制御する。なお、本実施の形態１では、プロセッサ６が処理装置として機能する。

40

【００２０】

表示装置７は、プロセッサ６が画像処理を施した画像信号に対応する画像を表示する。また、表示装置７は、内視鏡システム１に関する各種情報を表示する。表示装置７は、液晶や有機ＥＬ（Electro Luminescence）等の表示パネル等を用いて構成される。

【００２１】

光源装置８は、例えばハロゲンランプや白色ＬＥＤ（Light Emitting Diode）等を用いて構成され、コネクタ部５、伝送ケーブル３を経由して内視鏡２の挿入部１００の先端側から被写体へ向けて照明光を照射する。

【００２２】

入力部９は、例えばキーボードやマウス等を用いて構成され、内視鏡システム１の各種

50

の操作の情報の入力を受け付ける。例えば、入力部 9 は、内視鏡 2 が撮像する撮像信号の増幅（ゲインアップ）や光源装置 8 の光量を指示する指示信号の入力を受け付ける。

【0023】

図 2 は、内視鏡システム 1 の要部の機能を示すブロック図である。図 2 を参照して、内視鏡システム 1 の各部構成の詳細および内視鏡システム 1 内の電気信号の経路について説明する。図 2 に示すように、撮像部 20 は、第 1 チップ 21（撮像素子）と、第 2 チップ 22 と、を有する。

【0024】

第 1 チップ 21（撮像素子）は、二次元マトリクス状に配置され、受光量に応じた撮像信号を生成して出力する複数の画素を有する受光部 23 と、受光部 23 で光電変換された撮像信号を読み出す読み出し部 24 と、コネクタ部 5 から入力される基準クロック信号および同期信号に基づきタイミング信号を生成して読み出し部 24 に出力するタイミング生成部 25 と、読み出し部 24 が受光部 23 から読み出した撮像信号を一時的に保持するバッファ 26 と、を有する。

【0025】

第 2 チップ 22 は、第 1 チップ 21 から出力される複数の画素の各々から出力される撮像信号を出力するバッファ 27 を有する。なお、第 2 チップ 22 のより詳細な構成について、図 3 を参照して後述する。

【0026】

また、撮像部 20 は、伝送ケーブル 3 を介してプロセッサ 6 内の電源部 61 で生成された電源電圧（VDD）をグランド（GND）とともに受け取る。撮像部 20 に供給される電源電圧（VDD）とグランド（GND）の間には、電源安定用のコンデンサ C100 が設けられている。

【0027】

コネクタ部 5 は、内視鏡 2（撮像部 20）とプロセッサ 6 とを電気的に接続し、電気信号を中継する中継処理部として機能する。コネクタ部 5 と撮像部 20 は、伝送ケーブル 3 で接続され、コネクタ部 5 とプロセッサ 6 とは、コイルケーブルにより接続される。また、コネクタ部 5 は、光源装置 8 にも接続されている。コネクタ部 5 は、終端抵抗 51 と、アナログ・フロント・エンド部 52（以下、「AFE 部 52」という）と、撮像信号処理部 53 と、駆動信号生成部 54 と、制御部 55 と、を有する。

【0028】

終端抵抗 51 は、伝送ケーブル 3 の終端に設けられ、複数の抵抗を有する。終端抵抗 51 は、制御部 55 の制御のもと、抵抗値が変更される。なお、終端抵抗 51 のより詳細な構成について、図 3 を参照して後述する。

【0029】

AFE 部 52 は、撮像部 20 から伝送された撮像信号を受信し、抵抗などの受動素子でインピーダンスマッチングを行った後、コンデンサで交流成分をとりだし、分圧抵抗で動作点を決定する。AFE 部 52 は、撮像部 20 から伝送されたアナログの撮像信号を A/D 変換を行ってデジタルの撮像信号として撮像信号処理部 53 へ出力する。

【0030】

撮像信号処理部 53 は、AFE 部 52 から入力されるデジタルの撮像信号に対して、縦ライン除去やノイズ除去等の所定の信号処理を行ってプロセッサ 6 へ出力する。撮像信号処理部 53 は、例えば FPG A（Field Programmable Gate Array）を用いて構成される。

【0031】

駆動信号生成部 54 は、プロセッサ 6 から供給され、内視鏡 2 の各構成部の動作の基準となる基準クロック信号（例えば、27MHz のクロック信号）に基づいて、各フレームのスタート位置を表す同期信号を生成して、基準クロック信号とともに、伝送ケーブル 3 を介して撮像部 20 のタイミング生成部 25 へ出力する。ここで、駆動信号生成部 54 が生成する同期信号は、水平同期信号と垂直同期信号とを含む。

10

20

30

40

50

【 0 0 3 2 】

制御部 5 5 は、例えば F P G A を用いて構成される。プロセッサ 6 から供給され、内視鏡 2 の各構成部の動作の基準となる基準クロック信号に基づいて、撮像部 2 0 のブランキング期間に、内視鏡 2 の電流を抑制するように終端抵抗 5 1 の抵抗値を変更する制御を行う。具体的には、制御部 5 5 は、撮像部 2 0 (撮像素子) が撮像信号を出力していないブランキング期間に、撮像部 2 0 が出力する電流を抑制するように終端抵抗 5 1 における直流終端抵抗の抵抗値を、撮像部 2 0 (撮像素子) が撮像信号を出力する通常動作期間 (以下、単に「通常動作期間」という) における抵抗値より高くする制御を行う。

【 0 0 3 3 】

プロセッサ 6 は、内視鏡システム 1 の全体を統括的に制御する制御装置である。プロセッサ 6 は、電源部 6 1 と、画像信号処理部 6 2 と、クロック生成部 6 3 と、を備える。

10

【 0 0 3 4 】

電源部 6 1 は、電源電圧 (V D D) を生成し、この生成した電源電圧をグランド (G N D) とともに、コネクタ部 5 および伝送ケーブル 3 を介して、撮像部 2 0 に供給する。

【 0 0 3 5 】

画像信号処理部 6 2 は、撮像信号処理部 5 3 で信号処理が施されたデジタルの撮像信号に対して、同時化処理、ホワイトバランス (W B) 調整処理、ゲイン調整処理、ガンマ補正処理、デジタルアナログ (D / A) 変換処理、フォーマット変換処理等の画像処理を行って画像信号に変換し、この画像信号を表示装置 7 へ出力する。

【 0 0 3 6 】

20

クロック生成部 6 3 は、内視鏡システム 1 の各構成部の動作の基準となる基準クロック信号を生成し、この基準クロック信号を A F E 部 5 2、撮像信号処理部 5 3、駆動信号生成部 5 4 および制御部 5 5 へ出力する。

【 0 0 3 7 】

〔第 2 チップおよび終端抵抗の構成〕

次に、上述した第 2 チップ 2 2 の詳細な構成およびコネクタ部 5 の要部の詳細な構成について説明する。図 3 は、図 2 に示す第 2 チップ 2 2 の詳細な構成およびコネクタ部 5 の要部の構成を示す回路図である。また、以下においては、伝送ケーブル 3 の特性インピーダンスを 50Ω として説明するが、適宜変更可能である。

【 0 0 3 8 】

30

第 2 チップ 2 2 のバッファ 2 7 は、N M O S を用いて構成され、一端側 (ドレイン側) が電源電圧 V D D に接続され、他端側 (ソース側) が伝送ケーブル 3 に接続され、ゲートには第 1 チップ 2 1 から入力される撮像信号 (V i n) を供給する信号線が接続される。バッファ 2 7 は、第 1 チップ 2 1 から入力される撮像信号 (V i n) を増幅して伝送ケーブル 3 へ出力 (V o u t) する。

【 0 0 3 9 】

コネクタ部 5 の終端抵抗 5 1 は、伝送ケーブル 3 の終端に設けられ、抵抗値を変更可能な直流終端抵抗 5 0 1 (以下、「D C 終端抵抗 5 0 1」という) と、抵抗値を変更可能な交流終端抵抗 5 0 2 (以下、「A C 終端抵抗 5 0 2」という) と、直流成分をカットする直流カットコンデンサ 5 0 3 と、を有する。終端抵抗 5 1 は、D C 終端抵抗 5 0 1 と A C 終端抵抗 5 0 2 との合成抵抗値 (50Ω) が一定である。

40

【 0 0 4 0 】

D C 終端抵抗 5 0 1 は、伝送ケーブル 3 に対して並列に接続された第 1 抵抗 5 1 1 および第 2 抵抗 5 1 2 と、第 2 抵抗 5 1 2 に直列に接続された第 1 スイッチ 5 1 3 と、を有する。

【 0 0 4 1 】

第 1 抵抗 5 1 1 は、一端側が伝送ケーブル 3 に接続され、他端側がグランドに接続されている。第 1 抵抗 5 1 1 の抵抗値は、 200Ω である。

【 0 0 4 2 】

第 2 抵抗 5 1 2 は、一端側が第 1 スイッチ 5 1 3 に接続され、他端側がグランドに接続

50

されている。第2抵抗512の抵抗値は、200Ωである。

【0043】

第1スイッチ513は、NMOSを用いて構成され、一端側（ドレイン側）が伝送ケーブル3に接続され、他端側（ソース側）が第2抵抗512に接続され、ゲートには制御部55から入力される信号を供給する信号線が接続される。第1スイッチ513は、制御部55からの制御のもと、DC終端抵抗501の抵抗値を切り替える。具体的には、第1スイッチ513は、制御部55からオン信号が入力された場合（電圧が印加された場合）、第1抵抗511と第2抵抗512とが並列になるように接続する。

【0044】

AC終端抵抗502は、伝送ケーブル3に対して並列に接続された第3抵抗521および第4抵抗522と、第4抵抗522に直列に接続された第2スイッチ523と、を有する。

10

【0045】

第3抵抗521は、一端側が伝送ケーブル3に接続され、他端側がグランドに接続されている。第3抵抗521の抵抗値は、100Ωである。

【0046】

第4抵抗522は、一端側が第2スイッチ523に接続され、他端側がグランドに接続されている。第4抵抗522の抵抗値は、200Ωである。

【0047】

第2スイッチ523は、NMOSを用いて構成され、一端側（ドレイン側）が伝送ケーブル3に接続され、他端側（ソース側）が第4抵抗522に接続され、ゲートには制御部55から入力される信号を供給する信号線が接続される。第2スイッチ523は、制御部55からの制御のもと、AC終端抵抗502の抵抗値を切り替える。具体的には、第2スイッチ523は、制御部55からオン信号が入力された場合（電圧が印加された場合）、第3抵抗521と第4抵抗522とが並列になるように接続する。

20

【0048】

このように構成された終端抵抗51は、制御部55の制御のもと、撮像部20のブランキング期間におけるDC終端抵抗501の抵抗値を、通常動作期間における抵抗値より高くする制御を行う。

【0049】

図4は、図3に示すDC終端抵抗501の第1スイッチ513とAC終端抵抗502の第2スイッチ523それぞれの駆動タイミングおよびDC終端抵抗501とAC終端抵抗502それぞれの合成抵抗値に関するテーブルT1を示す図である。

30

【0050】

図4に示すように、終端抵抗51は、制御部55の制御のもと、撮像部20のブランキング期間において、第1スイッチ513がOFF状態となるとともに、第2スイッチ523がON状態となる。これにより、終端抵抗51は、撮像部20のブランキング期間において、DC終端抵抗501が第1抵抗511のみの抵抗値（200Ω）になるとともに、AC終端抵抗502の第3抵抗521と第4抵抗522とが並列になることによって、AC終端抵抗502の第3抵抗521と第4抵抗522との合成抵抗（67Ω）になる。より具体的には、終端抵抗51は、制御部55の制御のもと、撮像部20のブランキング期間におけるDC終端抵抗501の抵抗値が通常動作期間の抵抗値より高くなるとともに、AC終端抵抗502の抵抗値よりも高くなる。この結果、撮像部20の消費電量を低減することができる。

40

【0051】

〔内視鏡の処理〕

次に、内視鏡2が実行する処理について説明する。図5は、内視鏡2が実行する処理の概要を示すフローチャートである。

【0052】

図5に示すように、制御部55は、クロック生成部63から入力される基準クロック信

50

号に基づいて、撮像部 20 の動作が通常動作期間であるか否かを判断する（ステップ S 101）。制御部 55 が撮像部 20 の動作が通常動作期間であると判断した場合（ステップ S 101：Yes）、内視鏡 2 は、ステップ S 102 へ移行する。

【0053】

続いて、制御部 55 は、第 1 スイッチ 513 に電圧を印加することによって、DC 終端抵抗 501 の抵抗値を変更する（ステップ S 102）。具体的には、制御部 55 は、DC 終端抵抗 501 の抵抗値を 100 Ω にする。

【0054】

その後、制御部 55 は、クロック生成部 63 から入力される基準クロック信号に基づいて、撮像部 20 の動作がブランキング期間であるか否かを判断する（ステップ S 103）。制御部 55 が撮像部 20 の動作がブランキング期間であると判断した場合（ステップ S 103：Yes）、内視鏡 2 は、ステップ S 104 へ移行する。

10

【0055】

続いて、制御部 55 は、第 2 スイッチ 523 に電圧を印加することによって、AC 終端抵抗 502 の抵抗値を変更する（ステップ S 104）。具体的には、制御部 55 は、AC 終端抵抗 502 の抵抗値を 67 Ω にする。これにより、内視鏡 2 は、撮像信号を伝送しないブランキング期間において、終端抵抗 51 における DC 終端抵抗 501 の抵抗値を AC 終端抵抗 502 の抵抗値より高くすることで、電流消費を低減することができる。

【0056】

その後、入力部 9 から内視鏡 2 の駆動を終了する終了信号が入力された場合（ステップ S 105：Yes）、内視鏡 2 は、本処理を終了する。これに対して、入力部 9 から内視鏡 2 の駆動を終了する終了信号が入力されていない場合（ステップ S 105：No）、内視鏡 2 は、ステップ S 101 へ戻る。

20

【0057】

ステップ S 101 において、制御部 55 が撮像部 20 の動作が通常動作期間でないと判断した場合（ステップ S 101：No）、内視鏡 2 は、ステップ S 103 へ移行する。

【0058】

ステップ S 103 において、制御部 55 が撮像部 20 の動作がブランキング期間でないと判断した場合（ステップ S 103：No）、内視鏡 2 は、ステップ S 105 へ移行する。

30

【0059】

以上説明した本実施の形態 1 によれば、制御部 55 が撮像部 20 のブランキング期間に終端抵抗 51 における DC 終端抵抗 501 の抵抗値を通常動作期間の終端抵抗 51 の抵抗値より高くする。これにより、撮像部 20 の消費電量を低減することができる。

【0060】

また、本実施の形態 1 によれば、撮像部 20 の消費電量を低減することができるので、撮像部 20 による消費電力による発熱を抑制することができる。

【0061】

また、本実施の形態 1 によれば、撮像部 20 の発熱を抑制することができるので、暗時画像の画質を向上させることができる。

40

【0062】

また、本実施の形態 1 によれば、撮像部 20 の発熱を抑制することができるので、飽和信号量が低下することを防止することができる。この結果、高画質の画像を得ることができる。

【0063】

また、本実施の形態 1 によれば、内視鏡 2 の先端側に電流を抑制する機構を設けなくてもよいので、内視鏡 2 の小型化を図ることができる。

【0064】

（実施の形態 2）

次に、本発明の実施の形態 2 について説明する。本実施の形態 2 に係る内視鏡システム

50

は、上述した実施の形態 1 に係る内視鏡システム 1 と同様の構成を有し、コネクタ部における終端抵抗の構成および内視鏡の処理が異なる。このため、以下においては、本実施の形態 2 に係るコネクタ部における終端抵抗の構成および内視鏡の処理について説明する。なお、上述した実施の形態 1 に係る内視鏡システム 1 と同一の構成には同一の符号を付して説明を省略する。

【0065】

〔終端抵抗の構成〕

図 6 は、第 2 チップ 2 2 の詳細な構成およびコネクタ部 5 a の要部の構成を示す回路図である。図 6 に示すように、コネクタ部 5 a は、終端抵抗 5 1 a と、AFE 部 5 2 と、撮像信号処理部 5 3 と、を有する。

10

【0066】

終端抵抗 5 1 a は、DC 終端抵抗 5 0 1 a と、AC 終端抵抗 5 0 2 a と、直流カットコンデンサ 5 0 3 と、を有する。終端抵抗 5 1 a は、DC 終端抵抗 5 0 1 a と AC 終端抵抗 5 0 2 a との合成抵抗値 (50 Ω) が一定である。

【0067】

DC 終端抵抗 5 0 1 a は、上述した DC 終端抵抗 5 0 1 の構成に加えて、伝送ケーブル 3 に対して並列に接続された第 5 抵抗 5 1 4 と、第 5 抵抗 5 1 4 に直列に接続された第 3 スイッチ 5 1 5 と、を有する。

【0068】

第 5 抵抗 5 1 4 は、一端側が第 3 スイッチ 5 1 5 に接続され、他端側がグラウンドに接続されている。第 5 抵抗 5 1 4 の抵抗値は、600 Ω である。

20

【0069】

第 3 スイッチ 5 1 5 は、NMOS を用いて構成され、一端側 (ドレイン側) が伝送ケーブル 3 に接続され、他端側 (ソース側) が第 5 抵抗 5 1 4 に接続され、ゲートには制御部 5 5 から入力される信号を供給する信号線が接続される。

【0070】

AC 終端抵抗 5 0 2 a は、上述した AC 終端抵抗 5 0 2 の構成に加えて、伝送ケーブル 3 に並列に接続された第 6 抵抗 5 2 4 と、第 6 抵抗 5 2 4 に直列に接続された第 4 スイッチ 5 2 5 と、を有する。

【0071】

第 6 抵抗 5 2 4 は、一端側が第 4 スイッチ 5 2 5 に接続され、他端側がグラウンドに接続されている。第 6 抵抗 5 2 4 の抵抗値は、300 Ω である。

30

【0072】

第 4 スイッチ 5 2 5 は、NMOS を用いて構成され、一端側 (ドレイン側) が伝送ケーブル 3 に接続され、他端側 (ソース側) が第 6 抵抗 5 2 4 に接続され、ゲートには制御部 5 5 から入力される信号を供給する信号線が接続される。

【0073】

このように構成された終端抵抗 5 1 a は、制御部 5 5 の制御のもと、撮像部 2 0 のブランキング期間および入力部 9 からゲインを高くするゲイン信号が入力された場合における高ゲイン動作期間における DC 終端抵抗 5 0 1 a の抵抗値を、通常動作期間における抵抗値より高くする制御を行う。さらに、終端抵抗 5 1 a は、制御部 5 5 の制御のもと、ブランキング期間および高ゲイン動作期間において、DC 終端抵抗 5 0 1 a の抵抗値を AC 終端抵抗 5 0 2 a の抵抗値より高くする。

40

【0074】

図 7 は、図 6 に示す DC 終端抵抗 5 0 1 a の第 1 スイッチ 5 1 3、第 3 スイッチ 5 1 5 と AC 終端抵抗 5 0 2 a の第 2 スイッチ 5 2 3、第 4 スイッチ 5 2 5 それぞれの駆動タイミングおよび DC 終端抵抗 5 0 1 a と AC 終端抵抗 5 0 2 a それぞれの合成抵抗値に関するテーブル T 2 を示す図である。

【0075】

図 7 に示すように、終端抵抗 5 1 a は、制御部 5 5 の制御のもと、高ゲイン動作期間に

50

において、第1スイッチ513および第2スイッチ523がOFF状態となるとともに、第3スイッチ515および第4スイッチ525がON状態となる。これにより、終端抵抗51aは、DC終端抵抗501aの抵抗値とAC終端抵抗502aの抵抗値との比率が変化するとともに、DC終端抵抗501aの抵抗値(150Ω)がAC終端抵抗502aの抵抗値(75Ω)よりも高くなる。さらに、終端抵抗51aは、DC終端抵抗501aの抵抗値をブランキング期間の抵抗値よりも高ゲイン動作期間の抵抗値より低くする。この結果、飽和レベルを使用しない高ゲイン期間において、電流消費を低減することができるので、撮像部20(先端部)の温度を抑制することができ、かつ、高ゲイン下での画質を向上させることができる。さらに、終端抵抗51aは、上述した実施の形態1と同様に、ブランキング期間において、撮像部20の消費電量を低減することができる。

10

【0076】

〔内視鏡の処理〕

次に、内視鏡2が実行する処理について説明する。図8は、内視鏡2が実行する処理の概要を示すフローチャートである。

【0077】

図8において、ステップS201～ステップS204は、上述した図5のステップS101～ステップS104にそれぞれ対応する。

【0078】

ステップS205において、入力部9からゲインを高くするゲイン信号が入力された場合(ステップS205:Yes)、制御部55は、DC終端抵抗501aの第3スイッチ515およびAC終端抵抗502aの第4スイッチ525に電圧を印加することによって、DC終端抵抗501aおよびAC終端抵抗502aそれぞれの抵抗値を変更することで、DC終端抵抗501aの抵抗値とAC終端抵抗502aの抵抗値の比率を変更する制御を行う(ステップS206)。具体的には、制御部55は、DC終端抵抗501aの抵抗値を150Ωに変更し、AC終端抵抗502aの抵抗値を75Ωに変更する。これにより、内視鏡2は、飽和レベルを使用しない高ゲイン動作期間(例えば輝度が低い領域や暗部を撮影する期間)において、DC終端抵抗501aの抵抗値をAC終端抵抗502aの抵抗値より高くすることで、電流消費を低減することができる。ステップS206の後、内視鏡2は、ステップS207へ移行する。ステップS207は、上述した図5のステップS105に対応する。

20

30

【0079】

ステップS205において、入力部9からゲインを高くするゲイン信号が入力されていない場合(ステップS205:No)、内視鏡2は、ステップS207へ移行する。

【0080】

以上説明した本実施の形態2によれば、上述した実施の形態1と同様の効果に加えて、入力部9からゲインを高くするゲイン信号が入力された場合、制御部55がDC終端抵抗501aの第3スイッチ515およびAC終端抵抗502aの第4スイッチ525に電圧を印加することによって、DC終端抵抗501aおよびAC終端抵抗502aそれぞれの抵抗値を変更することで、DC終端抵抗501aの抵抗値とAC終端抵抗502aの抵抗値の比率を変更する制御を行う。これにより、通常、撮像部20が出力する撮像信号の飽和近傍にて出力電圧が下がるため、Vgs(例えばソースフォロアバッファの場合)またはVBE(例えばエミッタフォロアの場合)を十分に確保できなくなり、線形性が劣化する問題があるが、高ゲイン期間においてAFE部52の入力レンジにより線形性の劣化が行う領域の信号が制限を受けるため、高負荷動作であっても問題が発生しない。この結果、飽和レベルを使用しない高ゲイン動作期間において、電流消費を低減することができるので、撮像部20(先端部)の温度を抑制することができ、かつ、高ゲイン下での画質を向上させることができる。

40

【0081】

(実施の形態3)

次に、本発明の実施の形態3について説明する。本実施の形態3に係る内視鏡システム

50

は、上述した実施の形態 2 に係る内視鏡システム 1 と第 2 チップおよび終端抵抗それぞれの構成が異なる。このため、以下においては、本実施の形態 3 に係る第 2 チップおよび終端抵抗それぞれの構成について説明する。なお、上述した実施の形態 1 に係る内視鏡システム 1 と同一の構成には同一の符号を付して説明を省略する。

【0082】

〔第 2 チップおよび終端抵抗の構成〕

図 9 は、第 2 チップ 2 2 a の詳細な構成およびコネクタ部 5 b の要部の構成を示す回路図である。図 9 に示すように、第 2 チップ 2 2 a は、第 1 チップ 2 1 から出力される撮像信号を出力するバッファ 2 7 a を有する。

【0083】

バッファ 2 7 a は、N M O S を用いて構成され、一端側が伝送ケーブル 3 に接続され、他端側がグランドに接続され、ゲートには第 1 チップ 2 1 から入力される撮像信号 (V i n) を供給する信号線が接続される。

【0084】

コネクタ部 5 b は、終端抵抗 5 1 b と、A F E 部 5 2 と、撮像信号処理部 5 3 と、を有する。

【0085】

終端抵抗 5 1 b は、D C 終端抵抗 5 0 1 b と、A C 終端抵抗 5 0 2 b と、直流カットコンデンサ 5 0 3 と、を有する。終端抵抗 5 1 b は、D C 終端抵抗 5 0 1 b と A C 終端抵抗 5 0 2 b との合成抵抗値 (5 0 Ω) が一定である。

【0086】

D C 終端抵抗 5 0 1 b は、第 1 抵抗 5 1 1 と、第 2 抵抗 5 1 2 と、第 1 スイッチ 5 1 3 と、第 5 抵抗 5 1 4 と、第 3 スイッチ 5 1 5 と、を有する。第 1 抵抗 5 1 1、第 2 抵抗 5 1 2 および第 5 抵抗 5 1 4 は、伝送ケーブル 3 に対して並列に接続される。

【0087】

第 1 抵抗 5 1 1 は、一端側が電源電圧 V D D に接続され、他端側が伝送ケーブル 3 に接続されている。

【0088】

第 2 抵抗 5 1 2 は、一端側が電源電圧 V D D に接続され、他端側が第 1 スイッチ 5 1 3 に直列に接続されている。

【0089】

第 1 スイッチ 5 1 3 は、一端側 (ドレイン側) が第 2 抵抗 5 1 2 に接続され、他端側 (ソース側) が伝送ケーブル 3 に接続され、ゲートには制御部 5 5 から入力される信号を供給する信号線が接続される。

【0090】

第 5 抵抗 5 1 4 は、一端側が電源電圧 V D D に接続され、他端側が第 3 スイッチ 5 1 5 に直列に接続されている。

【0091】

第 3 スイッチ 5 1 5 は、一端側 (ドレイン側) が第 5 抵抗 5 1 4 に接続され、他端側 (ソース側) が伝送ケーブル 3 に接続され、ゲートには制御部 5 5 から入力される信号を供給する信号線が接続される。

【0092】

A C 終端抵抗 5 0 2 b は、第 3 抵抗 5 2 1 と、第 4 抵抗 5 2 2 と、第 2 スイッチ 5 2 3 と、第 6 抵抗 5 2 4 と、第 4 スイッチ 5 2 5 と、を有する。第 3 抵抗 5 2 1、第 4 抵抗 5 2 2 および第 6 抵抗 5 2 4 は、伝送ケーブル 3 に対して並列に接続される。

【0093】

第 3 抵抗 5 2 1 は、一端側が電源電圧 V D D に接続され、他端側が伝送ケーブル 3 に接続される。

【0094】

第 4 抵抗 5 2 2 は、一端側が電源電圧 V D D に接続され、他端側が第 2 スイッチ 5 2 3

10

20

30

40

50

に直列に接続される。

【 0 0 9 5 】

第 2 スイッチ 5 2 3 は、一端側（ドレイン側）が第 4 抵抗 5 2 2 に接続され、他端側（ソース側）が伝送ケーブル 3 に接続され、他ゲートには制御部 5 5 から入力される信号を供給する信号線が接続される。

【 0 0 9 6 】

第 6 抵抗 5 2 4 は、一端側が電源電圧 V D D に接続され、他端側が第 4 スイッチ 5 2 5 に直列に接続されている。

【 0 0 9 7 】

第 4 スイッチ 5 2 5 は、一端側（ドレイン側）が第 6 抵抗 5 2 4 に接続され、他端側（ソース側）が伝送ケーブル 3 に接続され、ゲートには制御部 5 5 から入力される信号を供給する信号線が接続される。

10

【 0 0 9 8 】

このように構成された第 2 チップ 2 2 a およびコネクタ部 5 b は、上述した実施の形態 2 と同様に、制御部 5 5 が撮像部 2 0 のブランキング期間に、第 2 スイッチ 5 2 3 に電圧を印加することによって、D C 終端抵抗 5 0 1 b の抵抗値を変更する。さらに、制御部 5 5 は、高ゲイン動作期間において、D C 終端抵抗 5 0 1 b の抵抗値を 1 5 0 Ω に変更し、A C 終端抵抗 5 0 2 b の抵抗を 7 5 Ω に変更する。これにより、内視鏡 2 は、飽和レベルを使用しない高ゲイン動作期間において、D C 終端抵抗 5 0 1 b の抵抗値を高くすることで、電流消費を低減することができる。

20

【 0 0 9 9 】

以上説明した本実施の形態 3 によれば、上述した実施の形態 2 と同様の効果を奏する。

【 0 1 0 0 】

（変形例）

上述した実施の形態 1 ~ 3 では、コネクタ部に制御部を設け、終端抵抗の抵抗値を変更する制御を行っていたが、例えば制御部をプロセッサに設けてもよい。図 1 0 は、本実施の形態 1 ~ 3 の変形例に係る内視鏡システムの機能構成を示すブロック図である。

【 0 1 0 1 】

図 1 0 に示すように、コネクタ部 5 c は、上述した実施の形態 1 ~ 3 に係るコネクタ部 5 ~ 5 b の構成から制御部 5 5 の構成を削除し、プロセッサ 6 a は、上述した実施の形態 1 ~ 3 に係るプロセッサ 6 の構成に加えて、制御部 6 4 を備える。

30

【 0 1 0 2 】

制御部 6 4 は、クロック生成部 6 3 から入力される内視鏡システム 1 a の各構成部の動作の基準となる基準クロック信号に基づいて、撮像部 2 0 のブランキング期間に、内視鏡 2 の電流を抑制するように終端抵抗 5 1 a の D C 終端抵抗 5 0 1 a の抵抗値を変更する制御を行う。さらに、制御部 6 4 は、入力部 9 からゲインを高くするゲイン信号が入力された場合、制御部 6 4 は、D C 終端抵抗 5 0 1 a の第 3 スイッチ 5 1 5 および A C 終端抵抗 5 0 2 a の第 4 スイッチ 5 2 5 に電圧を印加することによって、D C 終端抵抗 5 0 1 a および A C 終端抵抗 5 0 2 a それぞれの抵抗値を高くする変更を行う。制御部 6 4 は、例えば C P U（Central Processing Unit）等を用いて構成される。

40

【 0 1 0 3 】

以上説明した本実施の形態 1 ~ 3 の変形例によれば、上述した実施の形態 1 ~ 3 と同様の効果を奏する。

【 0 1 0 4 】

（その他の実施の形態）

上述した本実施の形態では、バッファを N M O S で構成していたが、例えば P M O S を用いて構成してもよい。

【 0 1 0 5 】

このように、本発明は、ここでは記載していない様々な実施の形態を含みうるものであり、特許請求の範囲によって特定される技術的思想の範囲内で種々の設計変更等を行うこ

50

とが可能である。

【符号の説明】

【 0 1 0 6 】

1, 1 a 内視鏡システム

2 内視鏡

3 伝送ケーブル

4 操作部

5, 5 a, 5 b コネクタ部

6, 6 a プロセッサ

7 表示装置

8 光源装置

9 入力部

2 0 撮像部

2 1 第 1 チップ

2 2, 2 2 a 第 2 チップ

2 3 受光部

2 4 読み出し部

2 5 タイミング生成部

2 6, 2 7, 2 7 a バッファ

5 1, 5 1 a, 5 1 b 終端抵抗

5 2 A F E 部

5 3 撮像信号処理部

5 4 駆動信号生成部

5 5, 6 4 制御部

6 1 電源部

6 2 画像信号処理部

6 3 クロック生成部

5 0 1, 5 0 1 a, 5 0 1 b D C 終端抵抗

5 0 2, 5 0 2 a, 5 0 2 b A C 終端抵抗

5 0 3 直流カットコンデンサ

【要約】

消費電力を抑制することができる撮像装置、内視鏡、内視鏡システムおよび撮像装置の駆動方法を提供する。撮像装置は、撮像信号を生成して出力する複数の画素を有する第 1 チップ 2 1 と、第 1 チップ 2 1 に接続され、撮像信号を伝播する伝送ケーブル 3 と、伝送ケーブル 3 の終端に設けられ、抵抗値を変更可能な交流終端抵抗 5 0 2 と抵抗値を変更可能な直流終端抵抗 5 0 1 とを有し、直流終端抵抗 5 0 1 と交流終端抵抗 5 0 2 との合成抵抗値が一定な終端抵抗 5 1 と、第 1 チップ 2 1 が撮像信号を出力していないブランキング期間に、第 1 チップ 2 1 が出力する電流を抑制するように直流終端抵抗 5 0 1 の抵抗値を、第 1 チップ 2 1 が撮像信号を出力する通常動作期間より高くする制御を行う制御部 5 5 と、を備える。

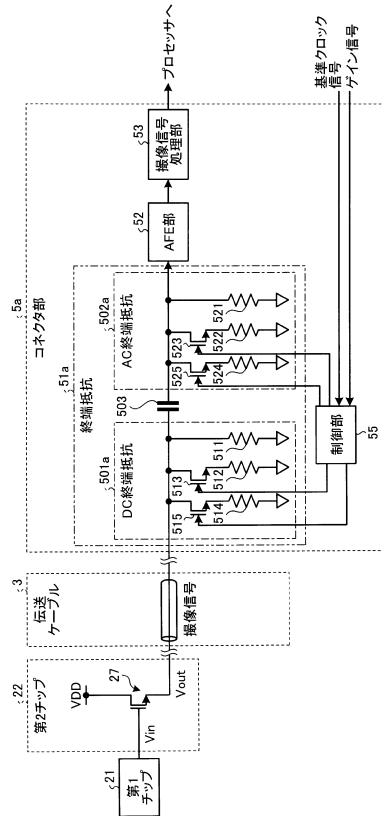
10

20

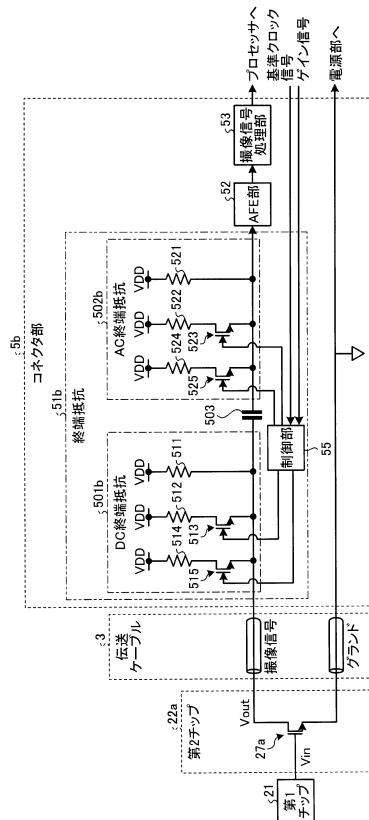
30

40

【 図 6 】



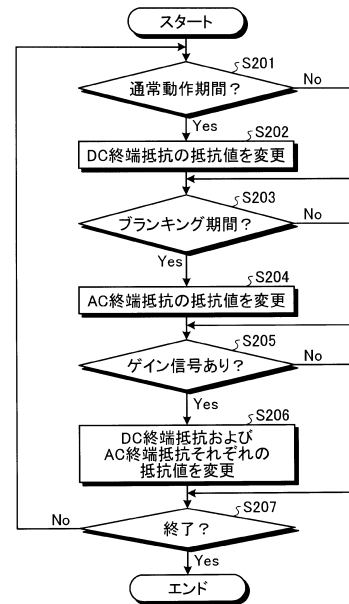
【圖 9】



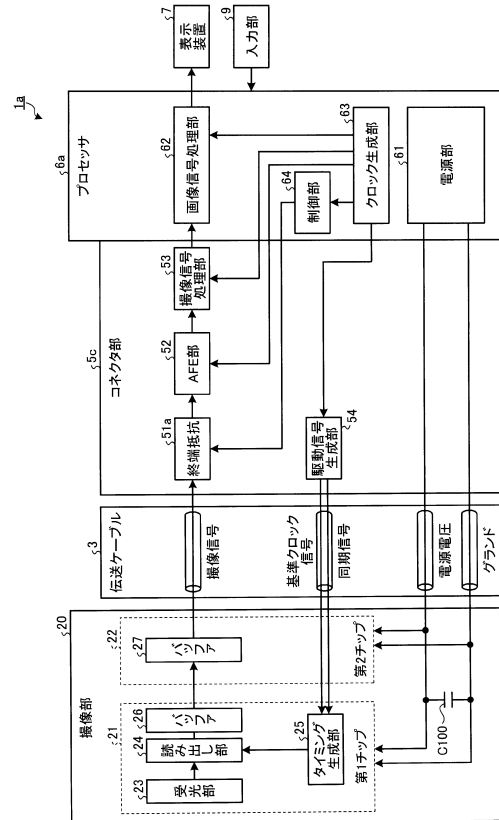
【 図 7 】

	第1 スイッチ	第2 スイッチ	第3 スイッチ	第4 スイッチ	DC終端抵抗	AC終端抵抗
通常動作期間	ON	OFF	OFF	OFF	100 Ω	100 Ω
高ゲイン動作期間	OFF	OFF	ON	ON	150 Ω	75 Ω
ブランキング期間	OFF	ON	OFF	OFF	200 Ω	67 Ω

【 図 8 】



【 図 1 0 】



フロントページの続き

(56)参考文献 国際公開第2012/020709(WO, A1)
特開2005-229292(JP, A)
特開平05-191416(JP, A)

(58)調査した分野(Int.Cl., DB名)

H04N	5/222~257
A61B	1/00
H03F	1/56

专利名称(译)	成像装置，内窥镜，内窥镜系统和成像装置的驱动方法		
公开(公告)号	JP5826977B1	公开(公告)日	2015-12-02
申请号	JP2015531379	申请日	2015-03-09
[标]申请(专利权)人(译)	奥林巴斯株式会社		
申请(专利权)人(译)	奥林巴斯公司		
当前申请(专利权)人(译)	奥林巴斯公司		
[标]发明人	足立理		
发明人	足立 理		
IPC分类号	H04N5/225 H03F1/56 A61B1/00		
FI分类号	H04N5/225.F H03F1/56 A61B1/00		
代理人(译)	酒井宏明		
审查员(译)	榎 一		
优先权	2014168510 2014-08-21 JP		
其他公开文献	JPWO2016027487A1		
外部链接	Espacenet		

摘要(译)

(ZH) 提供一种能够抑制功耗的成像装置，内窥镜，内窥镜系统以及成像装置的驱动方法。成像装置具有：第一芯片21，其具有用于生成和输出成像信号的多个像素；传输电缆3，其连接到第一芯片21并传播成像信号，并且设置在传输电缆3的端部。终端电阻器51具有：可以改变电阻值的交流终端电阻器502和可以改变电阻值的直流终端电阻器501，并且直流终端电阻器501和交流终端电阻器502的组合电阻值恒定。在芯片21不输出成像信号的消隐时段期间，设置DC终端电阻器501的电阻值以抑制第一芯片21输出的电流，以及第一芯片21输出成像信号时的正常操作时段。控制单元55执行控制以使高度更高。

(21) 出願番号	特願2015-531379 (P2015-531379)	(73) 特許権者	000000376
(86) (22) 出願日	平成27年3月9日 (2015.3.9)		オリンパス株式会社
(86) 国際出願番号	PCT/JP2015/056833		東京都渋谷区幡ヶ谷2丁目4番2号
審査請求日	平成27年6月19日 (2015.6.19)	(74) 代理人	100089118
(31) 優先権主張番号	特願2014-168510 (P2014-168510)		弁理士 酒井 宏明
(32) 優先日	平成26年8月21日 (2014.8.21)	(72) 発明者	足立 理
(33) 優先権主張国	日本国 (JP)		東京都渋谷区幡ヶ谷2丁目4番2号 オリンパス株式会社内
早期審査対象出願		審査官	榎 一
最終頁に続く			